



## TÈCNIC/A DE SUPORT A LA RECERCA 150-710-132

### DADES DE LA PLAÇA

<b>Unitat</b>	Enginyeria Electrònica
<b>Projecte</b>	"Disseny de blocs analògics per a circuits integrats"
<b>Perfil genèric</b>	Tècnic/a de Grau Mig de Suport a la Recerca
<b>Grup 2</b>	<b>Contracte</b> Obra i Servei
<b>Retribució bruta anual</b>	28.742,30 €/anuals (per jornada completa)
<b>Jornada</b> 20h./set.	<b>Durada:</b> 1 any

### DADES DE LA CONVOCATÒRIA

<b>Procediment de presentació de candidatures</b>	Les persones interessades haureu d'inscriure-us en el formulari "online" que trobareu a aquest <a href="#">enllaç</a> imprimir el resguard que rebreu a la adreça electrònica que ens hagueu indicat i presentar-lo en un registre públic de la UPC o en una oficina de correus mitjançant el procediment de "correu administratiu". El resguard d'enviament, en el cas del correu administratiu, ens l'heu d'enviar escanejat a <a href="mailto:concursos.psr@upc.edu">concursos.psr@upc.edu</a> .
---	---

<b>Composició del tribunal</b>	<b>Unitat:</b> Francesc Moll Echeto <b>Suplent:</b> Diego Mateo Peña <b>UASLR:</b> Lourdes Moreno de Francisco <b>Comitè:</b> Per determinar
--------------------------------	--

### CALENDARI

<b>Termini de presentació de sol·licituds</b>	8 de maig de 2020
<b>Constitució del tribunal</b>	Tan aviat com les circumstàncies sanitàries ho permetin, i de la forma que la normativa ho faci possible.
<b>Convocatòria a la prova i/o entrevista</b>	En cas de que el tribunal acordi realitzar proves i/o entrevistes aquestes es realitzaran tan aviat com sigui possible. La comunicació dels candidats/de les candidates preseleccionats/preseleccionades, el lloc i l'hora de realització es comunicarà mitjançant aquesta mateixa web.

### RESULTAT FINAL



## TÈCNIC/A DE SUPORT A LA RECERCA 150-710-132

### Requisits:

- Titulació universitària de grau mitjà; Diplomatura (antiga titulació), Grau Universitari (nova titulació).

### Descripció del lloc de treball:

#### Missió:

- Dissenyar en tecnologia FDSOI de 22nm (Globalfoundries) blocs analògics per a circuits de comunicacions a alta freqüència (10 Gbps). El disseny s'ha de realitzar a nivell elèctric (esquemàtic) i físic (layout) per a poder ser integrat en un xip processador digital.

#### Funcions a desenvolupar:

- Dissenyar utilitzant les eines de Cadence de disseny i simulació els blocs necessaris.
- Realitzar el disseny esquemàtic.
- Dur a terme la simulació elèctrica.
- Realitzar el disseny de layout.
- Executar l'extracció de paràsits i simulació post-layout.
- Generar la documentació.

### Perfil Específic

**Especialitat:** Enginyeria

**Subespecialitat:** Enginyeria Electrònica

#### Coneixements:

- Disseny analògic.
- Disseny de circuits integrats.
- Familiaritat amb PLL.
- Tecnologia FDSOI.
- Català, castellà i anglès parlats, llegits i escrits.

#### Competències Tècniques:

- Ús d'eines de disseny i simulació de circuits integrats de Cadence: Virtuoso, ADE, Spectre, Assura
- Modelació matemàtica: Matlab o equivalent.



## TÈCNIC/A DE SUPORT A LA RECERCA 150-710-132

### Competències Organitzatives:

- Capacitat de comunicar i presentar de forma ordenada resultats tècnics.

### Experiència en:

- Es valorarà la col·laboració prèvia amb grups de recerca universitaris.

### Etapes de la carrera professional

(s'indica amb una creu l'opció seleccionada)

<input type="checkbox"/>	Sense experiència prèvia
<input checked="" type="checkbox"/>	Etapa primerenca menys de 4 anys
<input type="checkbox"/>	Experiència entre 4 i 10 anys
<input type="checkbox"/>	Experiència de més de 10 anys

### Perfil de recerca

(s'indica amb una creu l'opció seleccionada)

<input checked="" type="checkbox"/>	Primera etapa
<input type="checkbox"/>	Professional reconegut
<input type="checkbox"/>	Professional establert
<input type="checkbox"/>	Líder de projectes